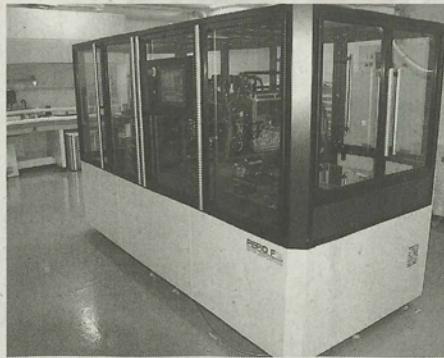


# ポークンラ リーコンセ

## 30 μm 径ホール搭載技術

### 最先端チップ向けに開発



(株)セリアコーコーポレーション（セリア、東京都北区東田端2-4-4、☎ 03-3800-3911）はグラビアオフセット法を使い、30 μm 径／60 μm ピッチの狭ピッチマイクロホールの搭載技術を世界で初めて確立した。最先端チップのCPUやグラフィックス／AIチップなどの先端端子／チップ向けの電極接合用としてOSATなどに売り込む。

開発は、アスリートFA（株）セリアではサンプルやテストなどの依頼を随時受け付けており、対応するグラビアオフセット機の受注も開始。顧客ニーズに応じて装置構成変更にも対応、納期は5～6ヶ月を見込む。

なお、1枚のウェハーを印刷するのに要するタクト時間はプランケットの乾燥時間を入れて約3分。生産量は、12インチウエハーで15～18枚／時を想定、量産ラインでの適用を見込む。

グラビアオフセット印刷で30 μm 径／60 μm を達成

(株)長野県諏訪市と共同で行った。セリアは狭ピッチを可能にするフラックスペースの微細印刷工程を

担い、ホール搭載／検査／リペア工程をアスリートFAが担当した。

はんだホールはフリップチップ実装のバンプ／パッケージ基板のBGAなどに利用されている。デバイスの高機能化に伴い、はんだホールも小径／狭ピッチ化が進行し、現在は印刷法で

45 μm 径／90 μm ピッチが実現され、さらなる微細化には限界があるため新たな工法が求められていた。

今回、セリアは粘性のあるフラックスでも安定して電極を配置、電極の総数は約1000万個となった。

ホール搭載の不良率は30 ppmレベルであったが、よ

りクリーンな生産環境下を整備すれば、10 ppm以下まで不良率を抑制して、量産時の歩留まりを向上でき

る」とみている。印刷位置精度は±10 μm 以下が必要だが、同社の技術を適用した場合、ウェハ一全面での印刷位置精度±5 μm 以下（3σ）を実現した。

微細な印刷ができるよう材料面での改良やプロセスを改善した。同技術を使えば、フラックスのドット径が10 μmまで微細化でき、今後の高性能チップの超狭ピッチ化ニーズにも対応可能となり、既存のめっきによる電極接合技術を代替する可能性もある。

ボルト搭載の実証実験では、12インチウェハーの8 mm 角チップ852片上に、30 μm 径／60 μm ピッチの